



# EDA標準WG活動報告

## IBIS Qualityの枠組みの有効性について

EDA 標 準 WG



# 一 目 次 一

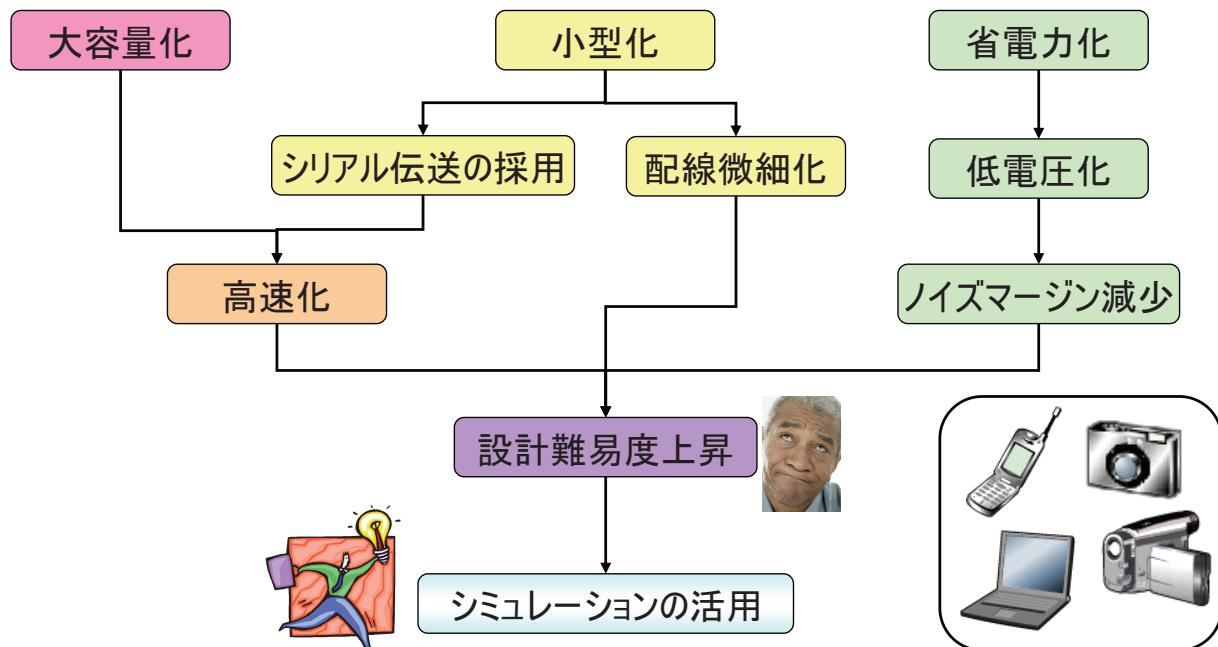
1. 活動の背景
2. 活動の目的
3. 活動のご紹介

# 一 目 次 一

1. 活動の背景
2. 活動の目的
3. 活動のご紹介

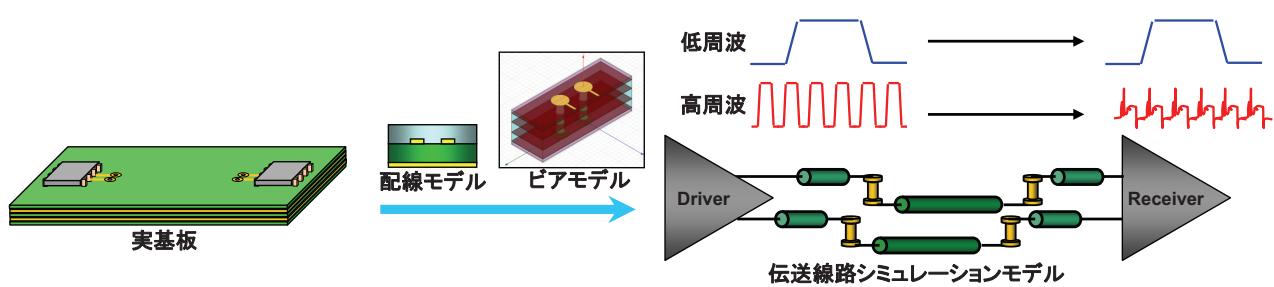
# 1. 活動の背景 – 電子機器の高機能化

電子機器の大容量化・小型化・省電力化にともない設計はますます難しくなってきており、シミュレーションの活用が必須になっている。



# 1. 活動の背景 – 伝送線路シミュレーションの必要性

- デジタル電子機器は電気信号(High/Low状態)を伝達することで動作している。
- 周波数が高くなると、電気信号の波としての性質(反射・減衰など)が見えてくる。
- 伝送線路シミュレーションでは、電気信号を波として扱い、伝送特性を評価する。
- 伝送線路シミュレーションにより、優れた伝送特性を持つ製品設計が可能になる。



ドライバ・レシーバにはIBISモデルまたはSPICEモデルを使用

# 1. 活動の背景 –IBISモデルとSPICEモデルの比較

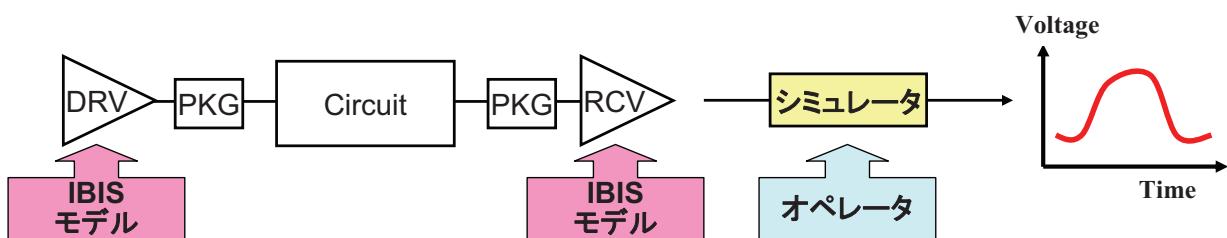
- モデル入手性と計算時間ではIBISモデルの方が有利

## IBISモデルとSPICEモデルの比較

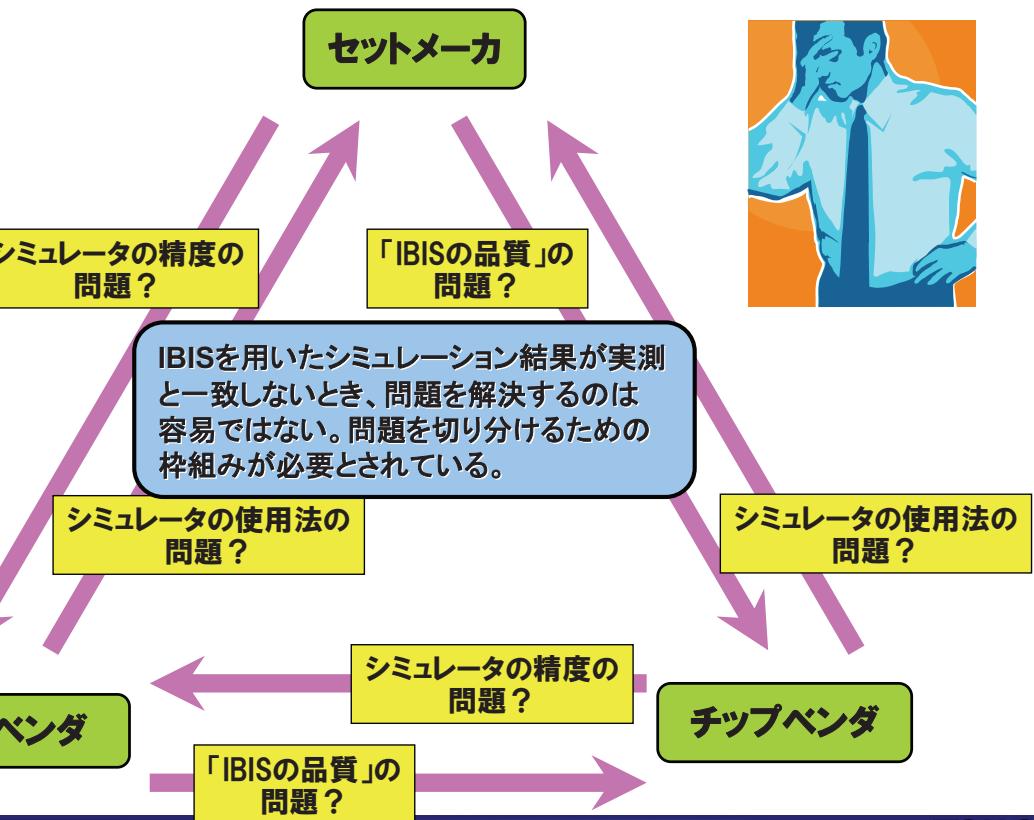
	モデル記述	モデルを使った計算時間	モデル入手・流通の容易性	課題
IBISモデル	特性記述モデル	○ 短い	○ 比較的容易 (技術情報秘密化)	高機能化への対応 ・電源ノイズ対応 ・複雑な高速信号回路への対応
SPICEモデル	回路記述モデル ・回路情報記述 ・プロセス情報記述	△ 長い	✗ 比較的困難 (デバイス情報)	大規模シミュレーション困難

## 1. 活動の背景 –シミュレーションに影響を与える要素

- シミュレーション結果に影響を与える要素として、以下の3点がある。
  - IBISモデルの品質
  - シミュレータの精度
  - オペレータのスキル



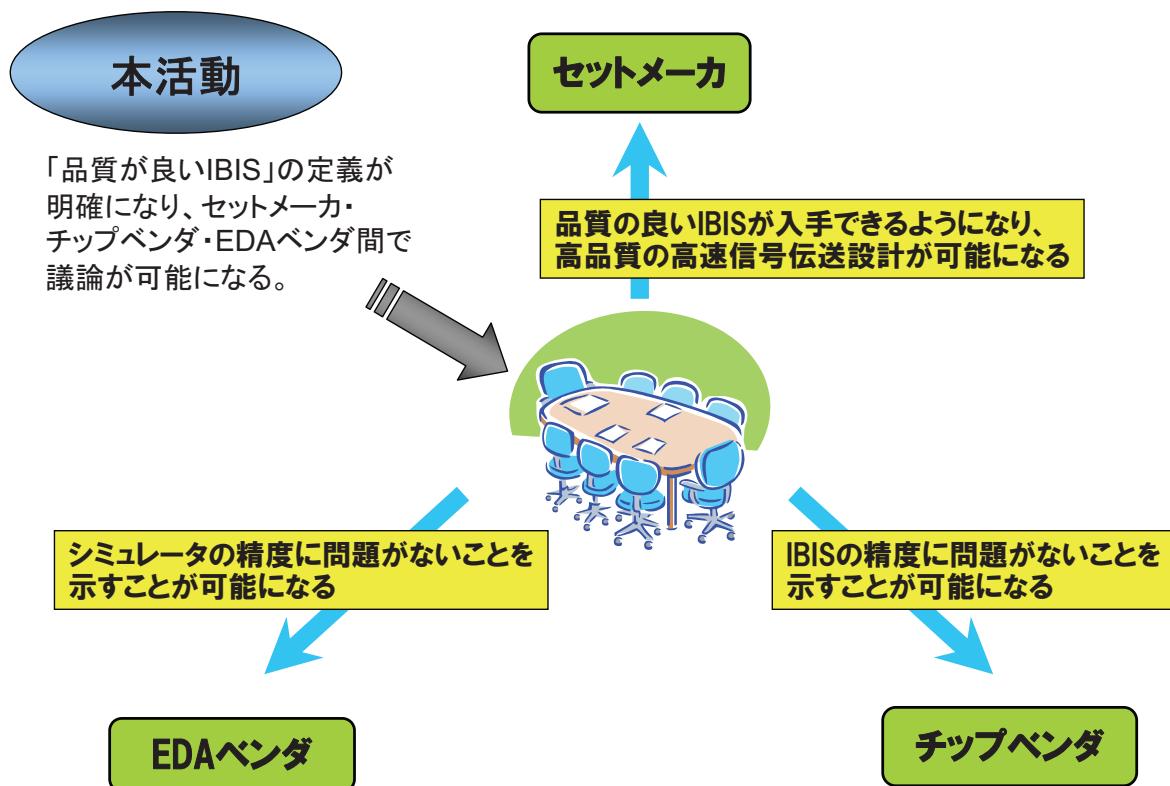
# 1. 活動の背景—IBISモデルの品質を取り巻く現状



## — 目 次 —

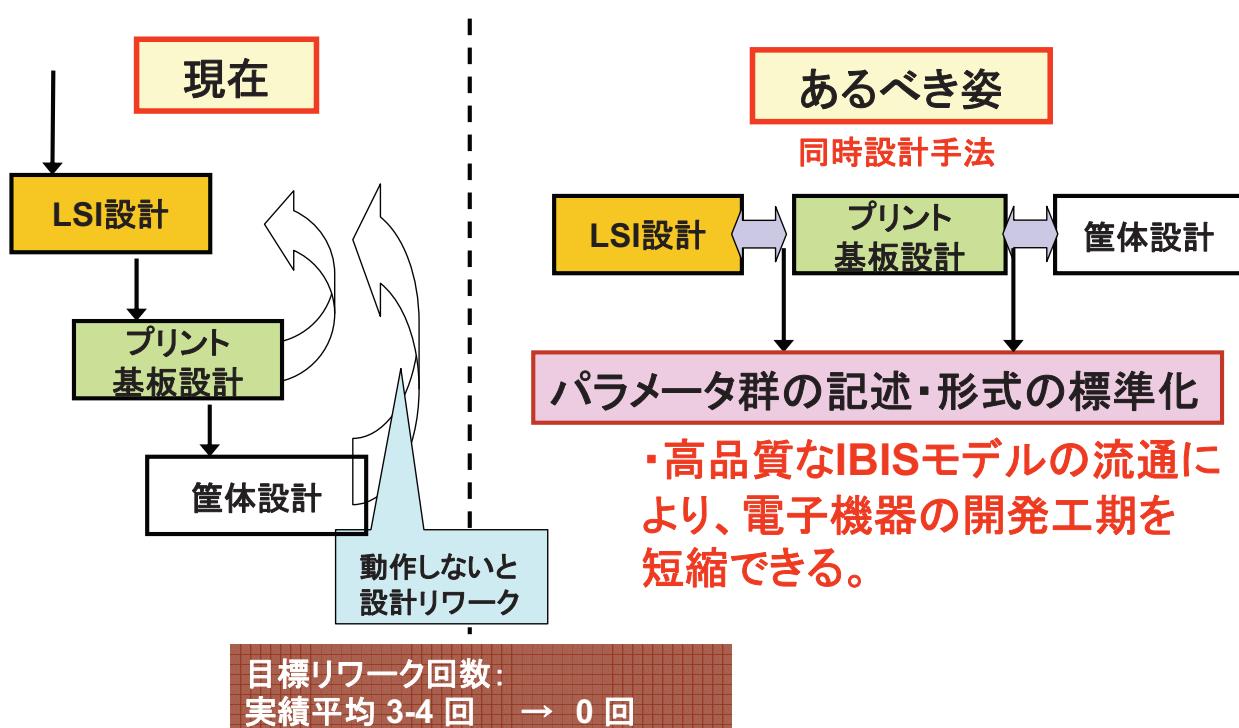
1. 活動の背景
2. 活動の目的
3. 活動のご紹介

## 2. 活動の目的ー期待される効果



## 2. 活動の目的 - 電子機器の開発工期短縮

### ・ 高速信号の電気設計



# 一 目 次 一

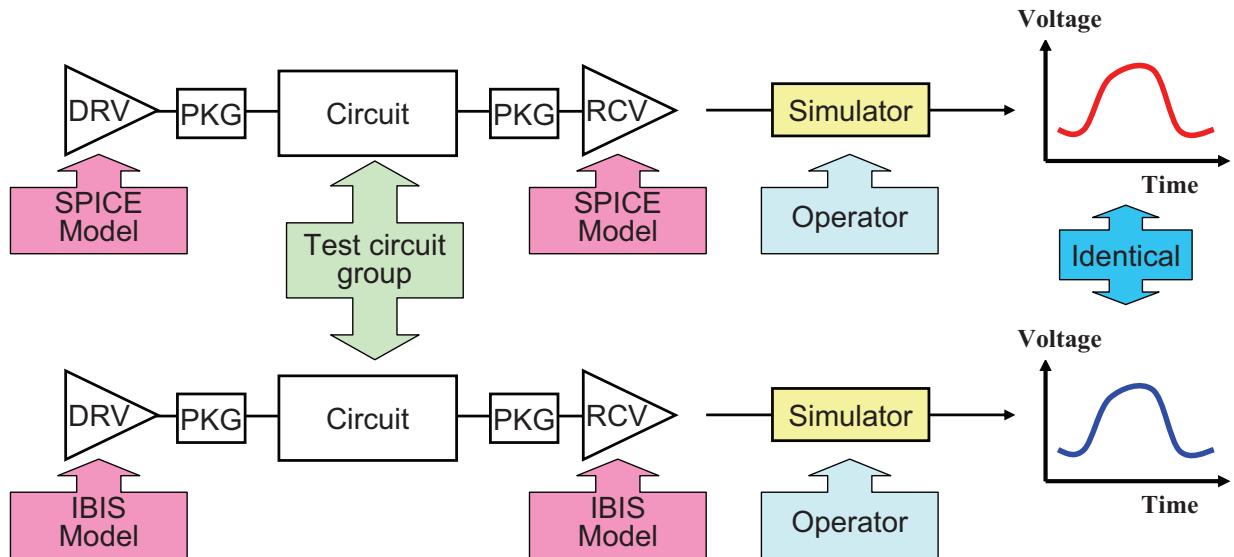
1. 活動の背景
2. 活動の目的
3. 活動のご紹介

## 3.活動のご紹介－全体スケジュール

年度	2007	2008	2009	2010	2011
IBIS Quality の 枠組みの基礎検討					
枠組みの 有効性検証	シングルエンド 低速 (～数10Mbps)				
	シングルエンド 高速 (～数100Mbps)				
	差動				
Webでの情報公開			 コンテンツ 整備	 コンテンツの拡充 (高速・差動)	 Web公開(シングルエンド・低速)

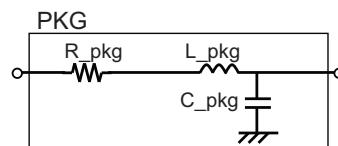
### 3.活動のご紹介ー「品質の良いIBIS」の定義

- テスト回路群に対して、複数のオペレータが複数のシミュレータで解析を実施し、「IBIS解析結果」が「SPICE解析結果」に一致するとき、そのIBISは品質が良いと定義する。

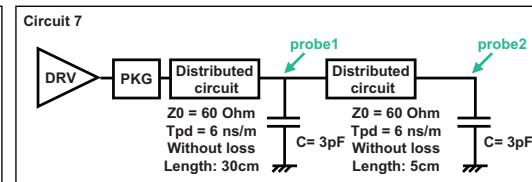
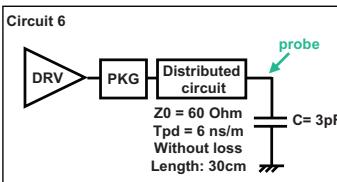
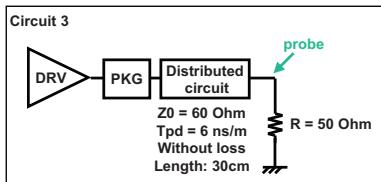
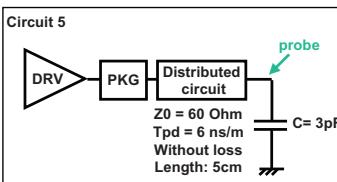
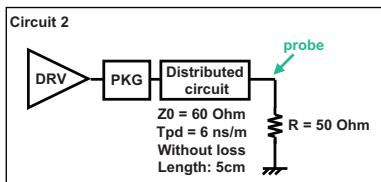
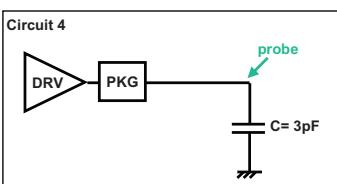
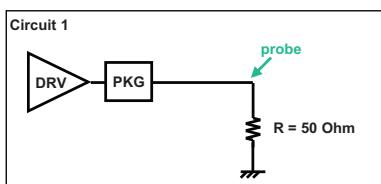


### 3.活動のご紹介ーテスト回路(1/2)

Name	Termination	Transmission line
Circuit 1	50ohm	0cm
Circuit 2	50ohm	5cm
Circuit 3	50ohm	30cm
Circuit 4	3pF	0cm
Circuit 5	3pF	5cm
Circuit 6	3pF	30cm
Circuit 7	3pF	30cm + 5cm

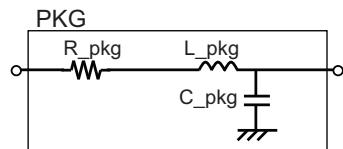


Input: PULSE  
Frequency = 10MHz

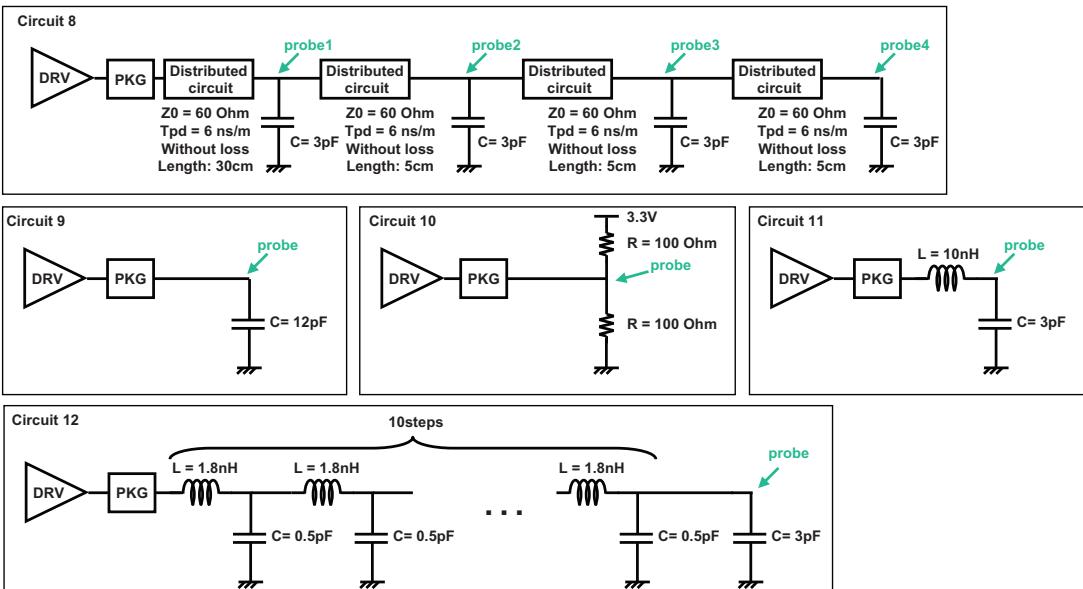


### 3.活動のご紹介－テスト回路(2/2)

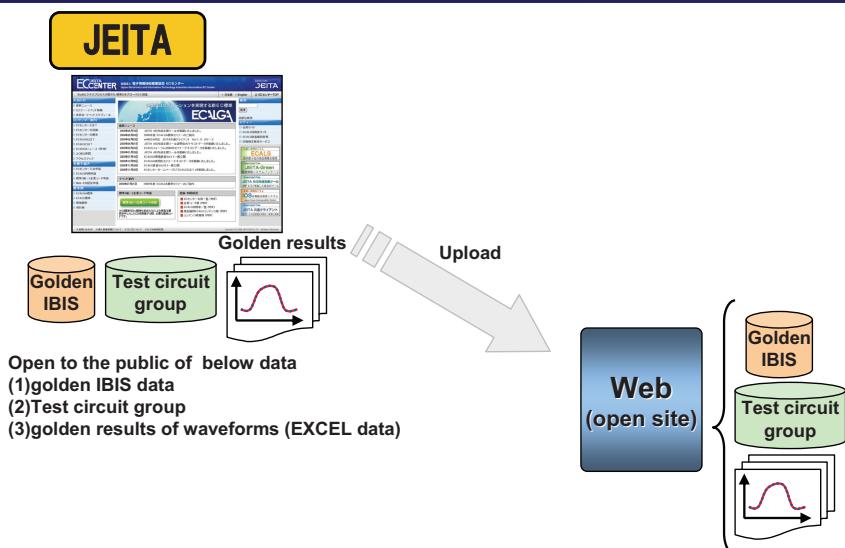
Name	Termination	Transmission line
Circuit 8	3pF	30cm + 5cm + 5cm + 5cm
Circuit 9	12pF	0cm
Circuit 10	100ohm + 100ohm	0cm
Circuit 11	10nH + 3pF	0cm
Circuit 12	3pF	5cm (Lumped circuit)



Input: PULSE  
Frequency = 10MHz

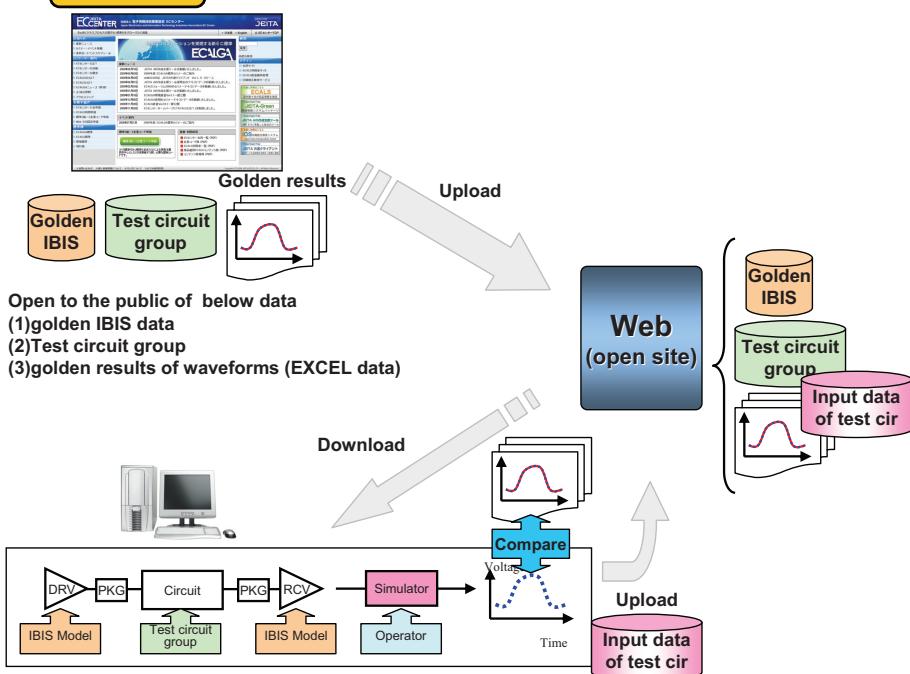


### 3.活動のご紹介－IBIS Qualityの枠組み(1/4)



### 3.活動のご紹介－IBIS Qualityの枠組み(2/4)

**JEITA**

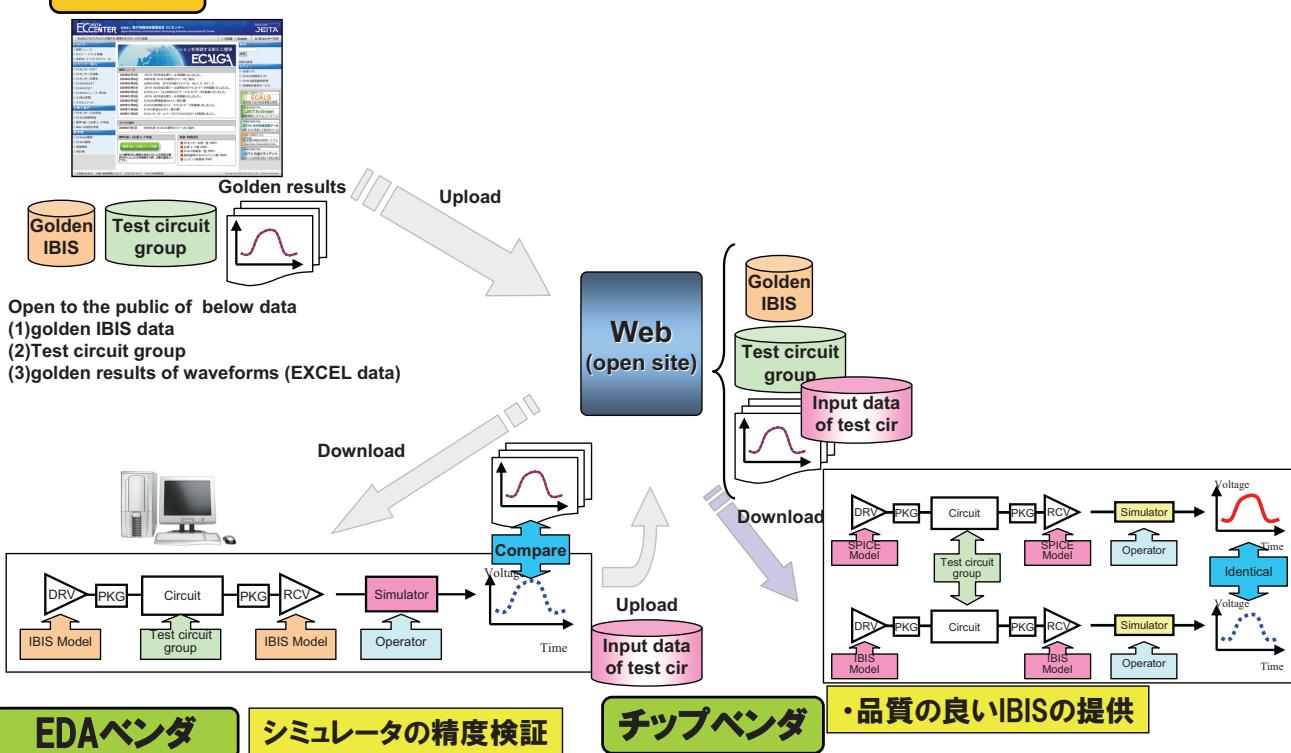


**EDAベンダ**

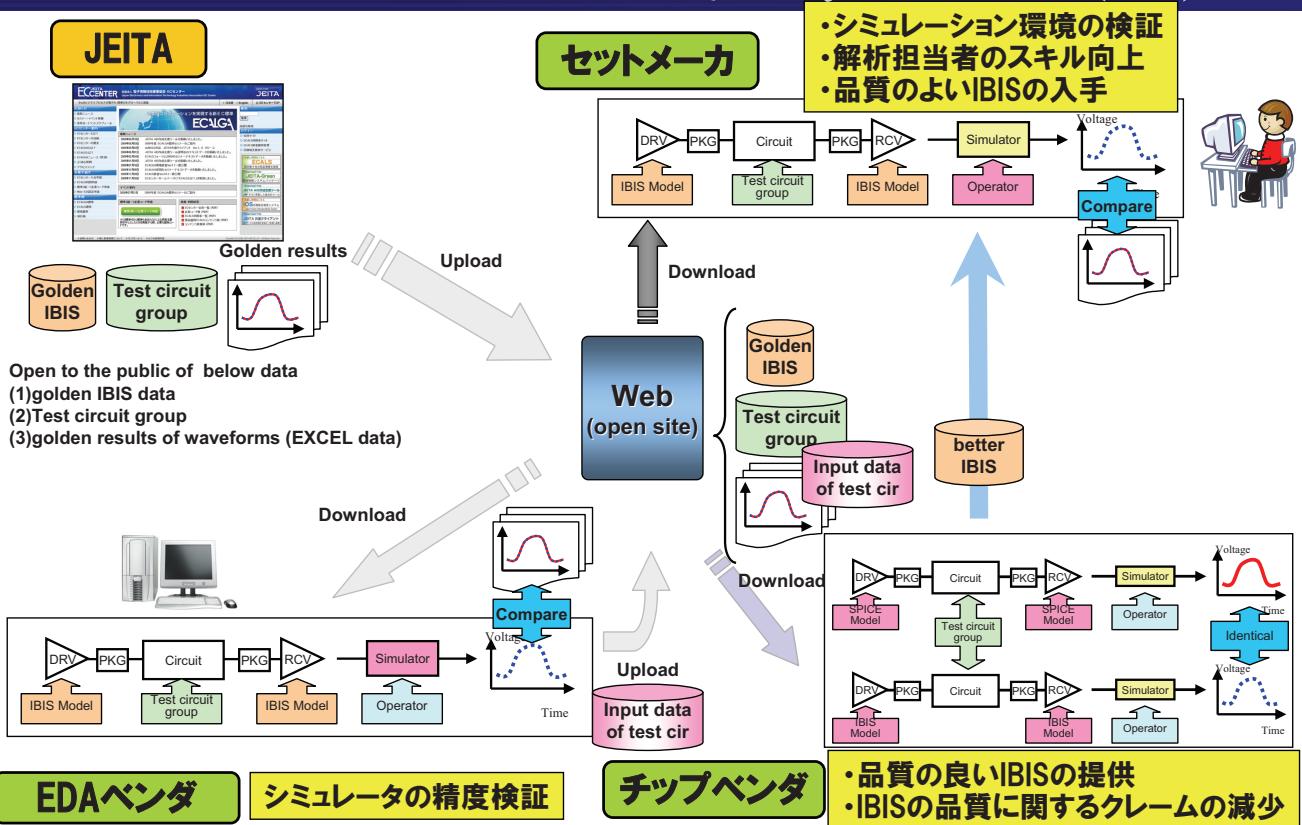
**シミュレータの精度検証**

### 3.活動のご紹介－IBIS Qualityの枠組み(3/4)

**JEITA**



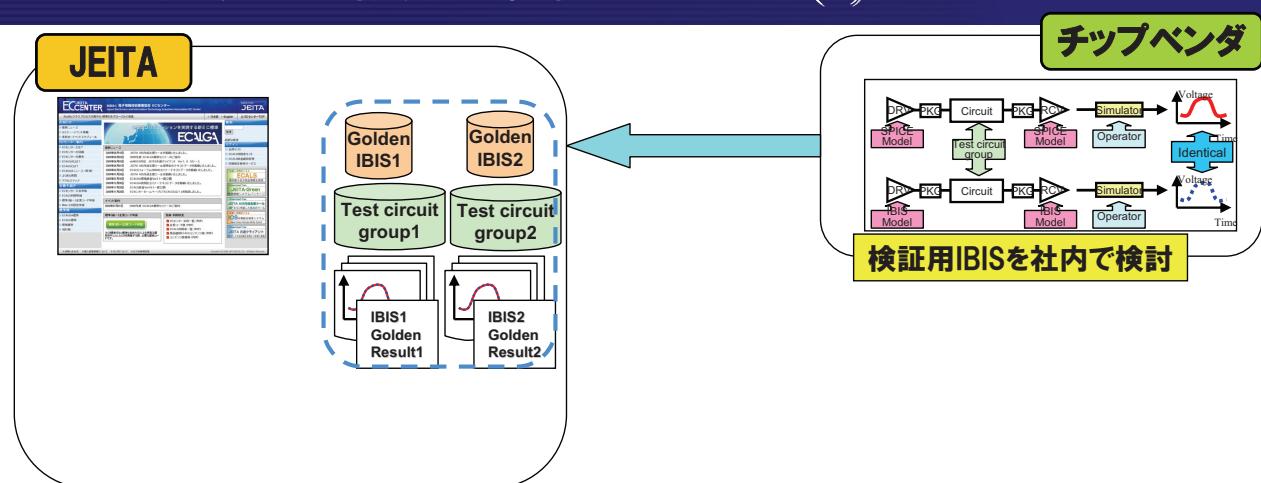
### 3.活動のご紹介ーIBIS Qualityの枠組み(4/4)



20 All Rights Reserved, Copyright © 2009 JEITA

ECALGA

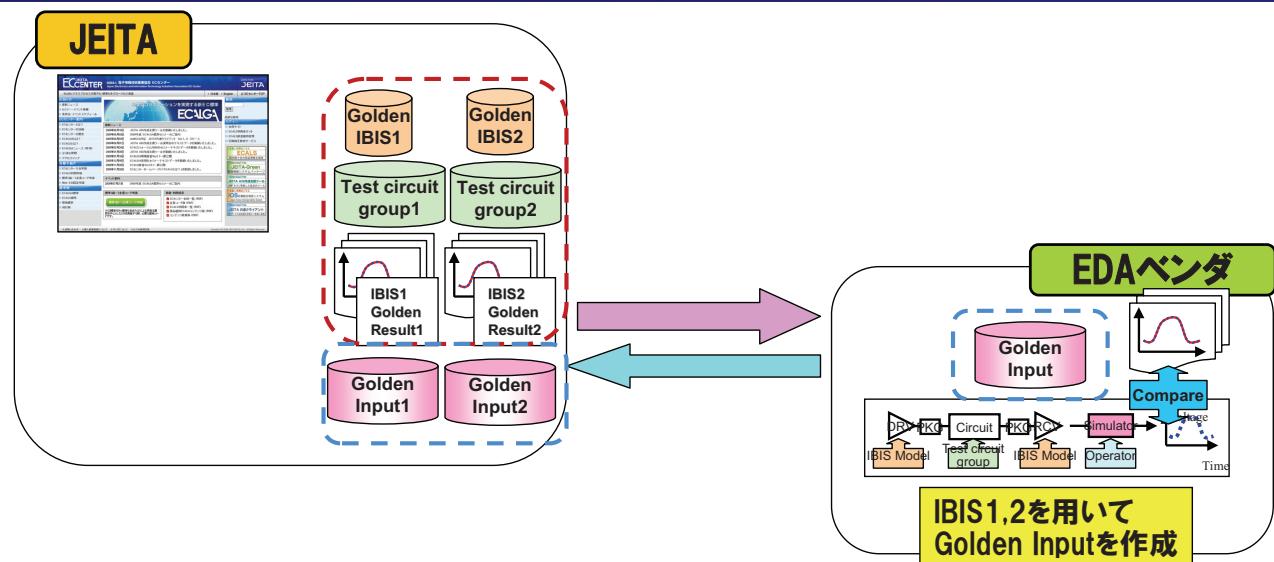
### 3.活動のご紹介ー検証の進め方(1) チップベンダ



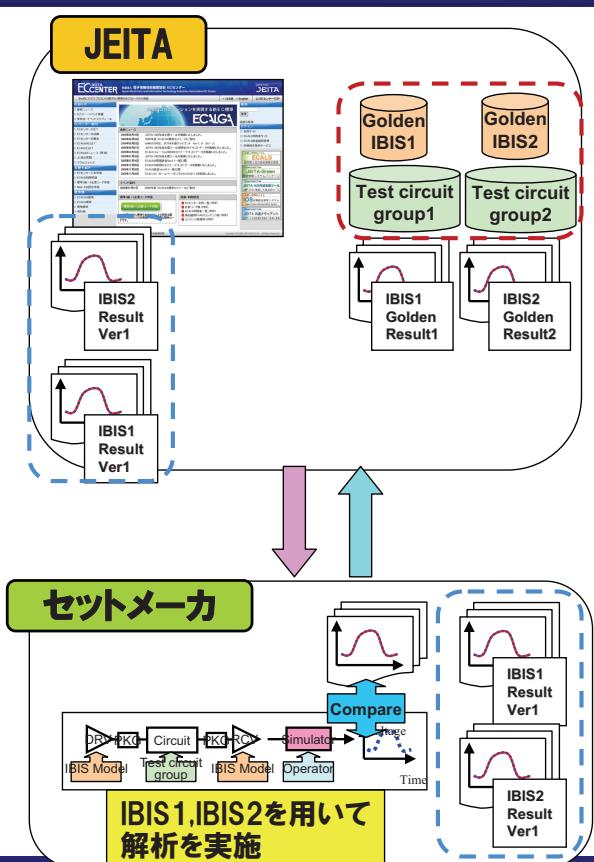
21 All Rights Reserved, Copyright © 2009 JEITA

ECALGA

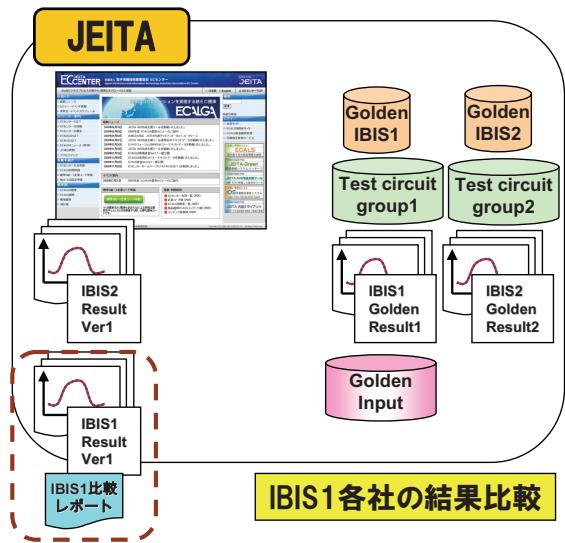
### 3.活動のご紹介－検証の進め方(2) EDAベンダ



### 3.活動のご紹介－検証の進め方(3) セットメーカー



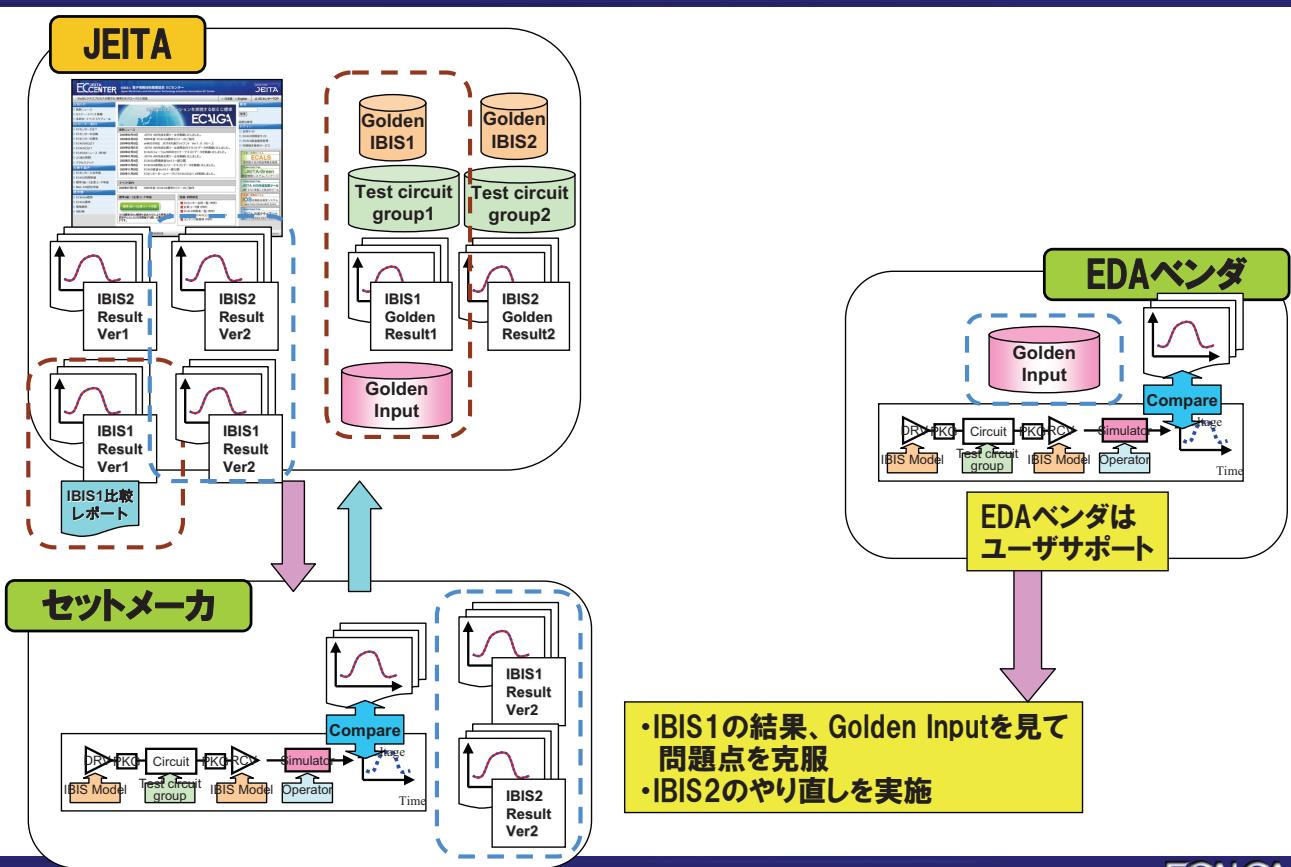
### 3.活動のご紹介－検証の進め方(4)



24 All Rights Reserved, Copyright © 2009 JEITA

ECALGA

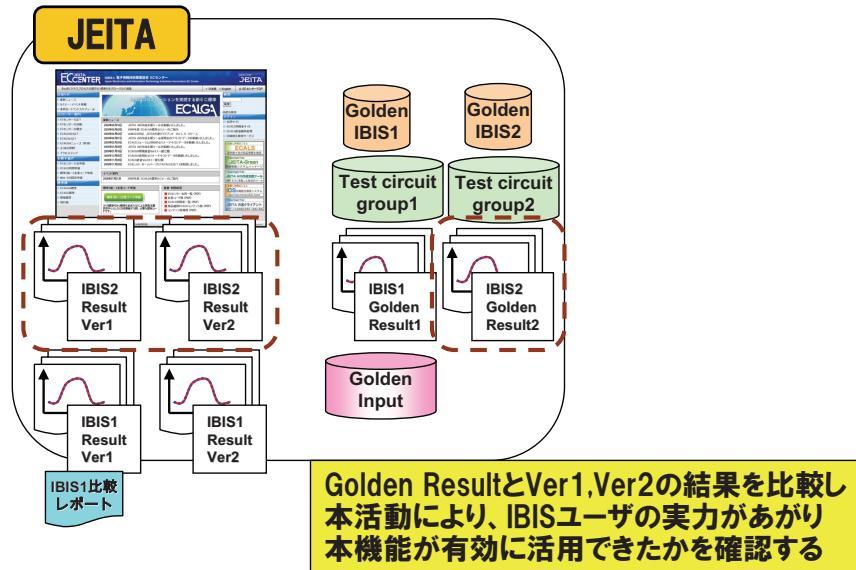
### 3.活動のご紹介－検証の進め方(5) セットメーカー



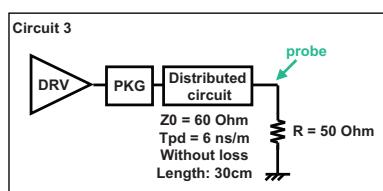
25 All Rights Reserved, Copyright © 2009 JEITA

ECALGA

### 3.活動のご紹介－検証の進め方(6)

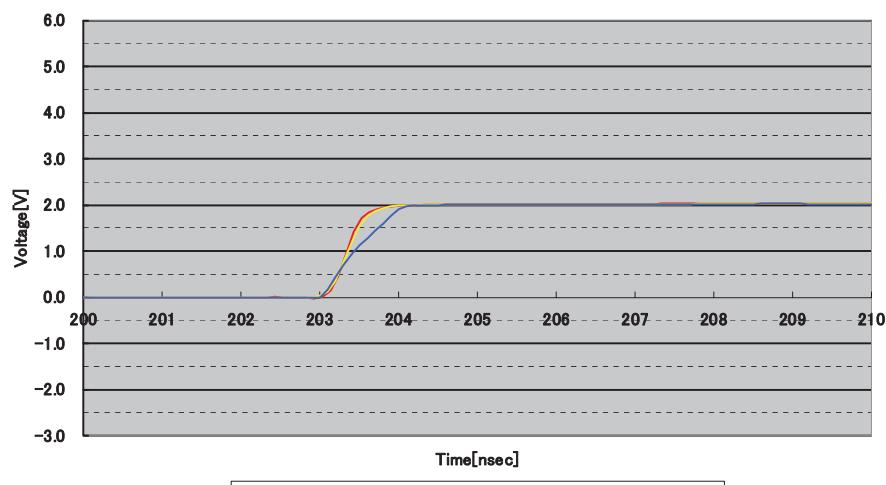


### 3.活動のご紹介－検証結果IBIS2 (Circuit 3): Ver.1



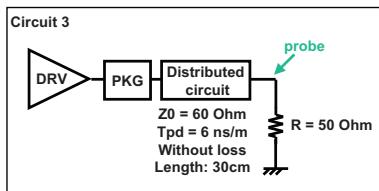
Ver.1: 枠組み利用前

Circuit 3

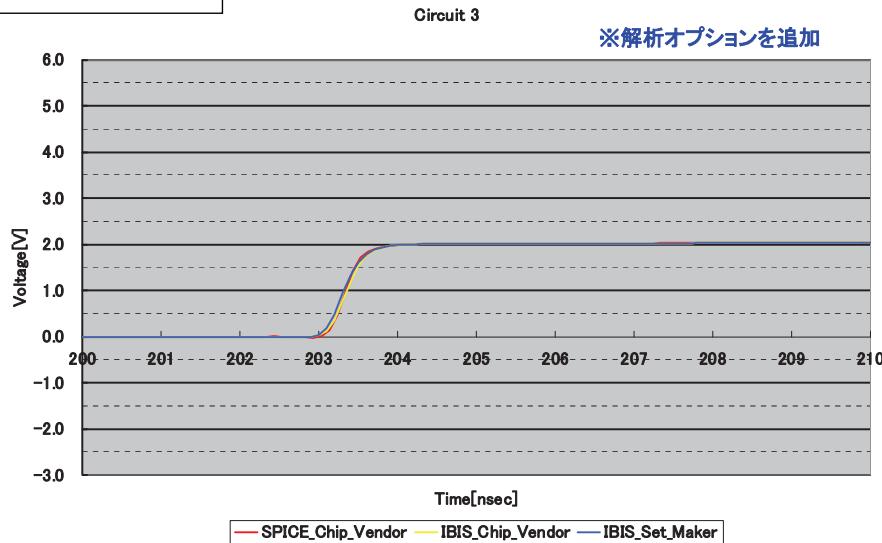


セットメーカーの解析結果がチップベンダの解析結果と一致していない。

### 3.活動のご紹介－検証結果IBIS2 (Circuit 3): Ver.2



Ver.2: 枠組み利用後



Ver.1に比べてVer.2の改善が見られる。

### 3.活動のご紹介－検証結果のまとめ

IBIS2

- ◎:チップベンダの結果とほぼ一致
- :チップベンダの結果と若干異なるが、同シミュレータ同士でほぼ一致
- △:チップベンダの結果と若干異なり、同一シミュレータ同士での一致が未確認
- ×:チップベンダの結果と大きく異なる

Ver.1  
(枠組み利用前)

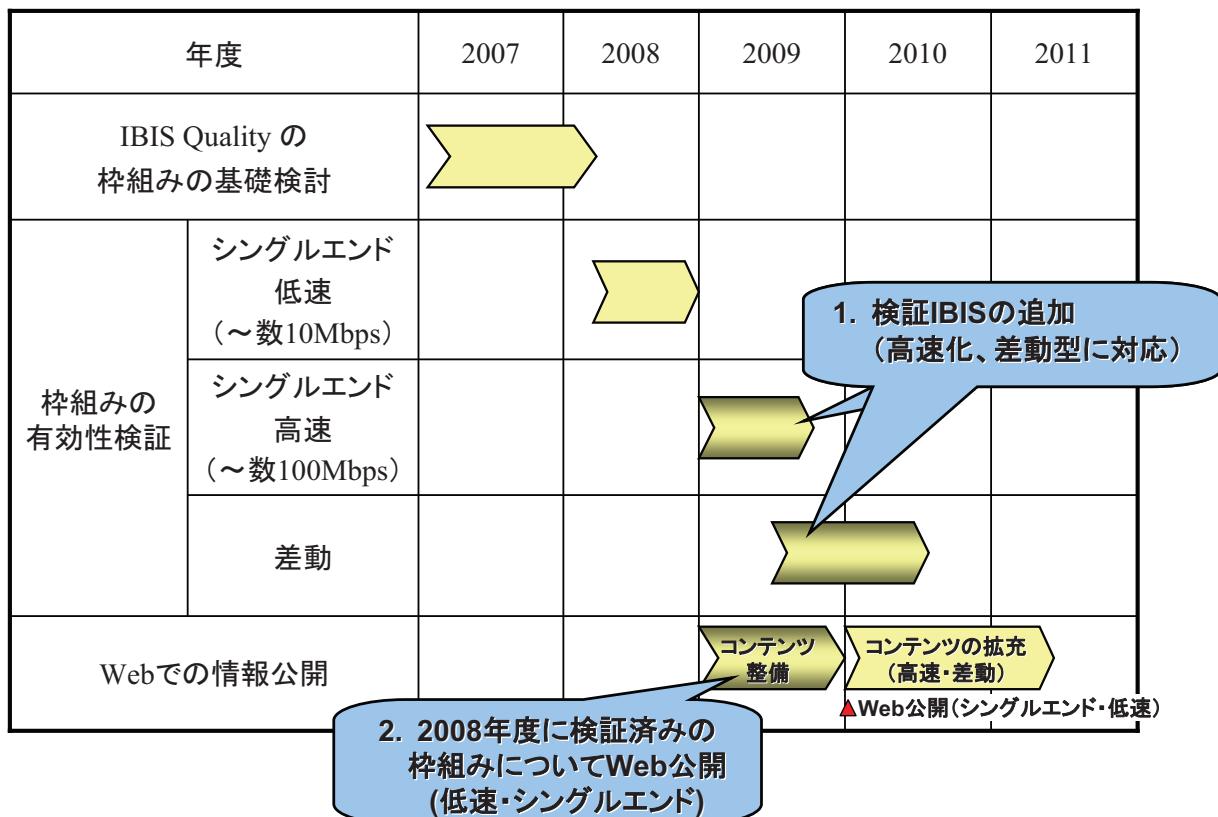
Simulator	Circuit No.											
	1	2	3	4	5	6	7	8	9	10	11	12
Simulator A	◎	◎	◎	△	◎	◎	◎	◎	◎	◎	△	◎
Simulator B	◎	△	△	◎	◎	◎	◎	◎	◎	◎	○	◎
Simulator C	◎	◎	◎	△	◎	◎	◎	◎	◎	◎	△	◎
Simulator D	◎	◎	×	△	◎	◎	◎	◎	◎	◎	△	◎
Simulator E	◎	◎	◎	○	◎	◎	◎	◎	◎	◎	○	◎
Simulator F	◎	◎	◎	△	◎	◎	◎	◎	◎	◎	△	△
Simulator G	◎	◎	◎	○	◎	◎	◎	◎	◎	◎	△	△
Simulator H	◎	◎	◎	△	◎	◎	◎	◎	◎	◎	△	◎
Simulator I	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	△	◎

Ver.2  
(枠組み利用後)

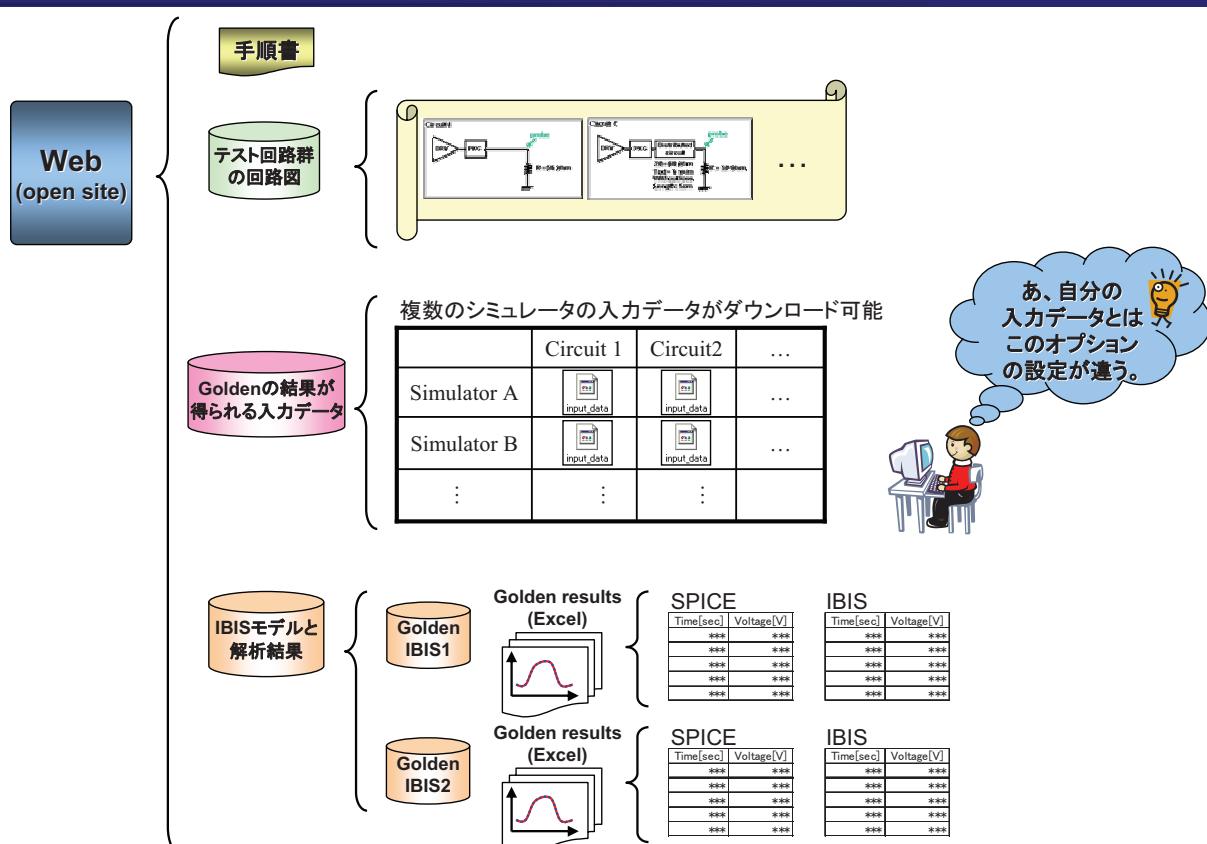
Simulator	Circuit No.											
	1	2	3	4	5	6	7	8	9	10	11	12
Simulator A	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator B	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator C	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator D	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator E	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator F	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator G	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator H	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎
Simulator I	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎	◎

- IBIS Quality の枠組みを利用することで、精度よく解析できるようになることを確認した。
- 本枠組みは有効であると考えられる。

### 3.活動のご紹介－2009年度の取り組み



### 3.活動のご紹介－Web公開のイメージ



ご静聴ありがとうございました。