

ECALGA

DesignCon2020 & IBIS Summit 視察報告

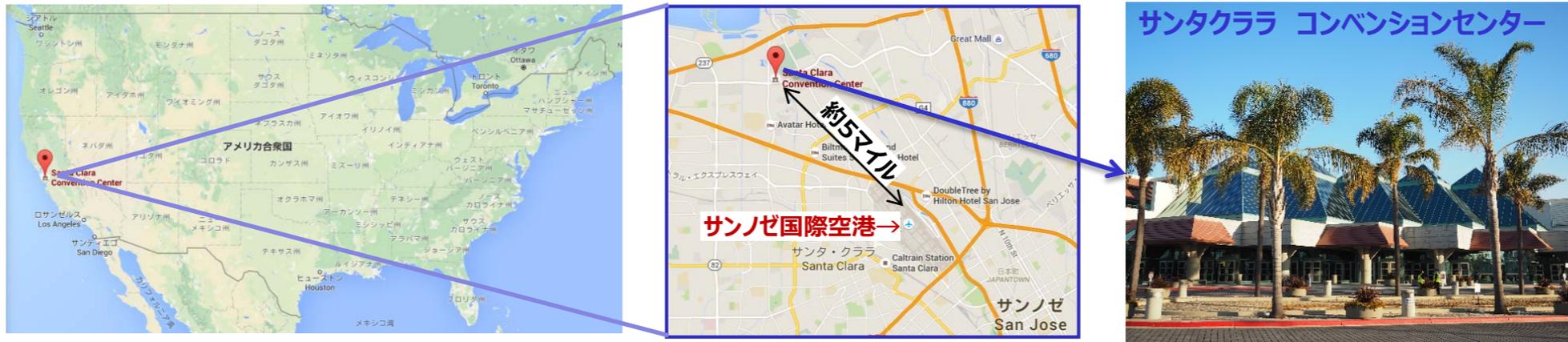
2020年1月27日～2月2日 Santa Clara, California

EDAモデル専門委員会
遠藤 聡（アポロ技研株式会社）

JEITA
ECCENTER

概要

- **期間：** DesignCon2020：2020年1月28日(火)～1月30日(木)
IBIS Summit：2020年1月31日(金)
- **開催地：** アメリカ合衆国 カリフォルニア州 サンタ・クララ コンベンションセンター
- **目的：** EDAモデル専門委員会代表として
IBIS Open Forum運営メンバと活動情報共有
および、DesignCon2019/ IBIS Summit 調査



- **出張者：**
 - 委員 遠藤 聡 (アポロ技研株式会社)

DesognCon2020

DesignCon 2020



DesignCon : 高速通信、半導体通信領域の部品・基板・システム・設計技術者向けのカンファレンス

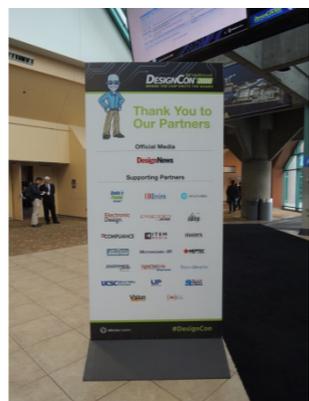
キャッチフレーズ : **WHERE THE CHIP MEETS THE BOARD**

開催期間 : カンファレンス : 2020/1/28(火) 8 : 00 - 1/30(木) 18:00

 展示会 : 2019/1/29(火) 13:00 - 1/30(木) 18:00

カンファレンス : 14トラック100セッション以上

展示会 : 184社のブース



DesignCon 2020 カンファレンス

- セッションは、分野別の14トラックに分かれており、トレンド技術を中心に、3日間で延べ100以上のセッションが開催されていた。
複数のセッションが同時開催されているため、参加者は興味のあるセッションを選択して、コンベンションセンター内の部屋を移動し聴講。
- セッションのタイプは、BootCamp, Tutrial, Technical Session, Panel Discussionの他、KeynoteやNetworking Lunch, Receptionもあり、幅広い参加者が楽しめる構成になっている。
参考) 2019年度の参加者：開発・設計エンジニア(51%)、技術職マネージャー(18%)、カンパニーマネージャー(15%)



14 tracks, more than 100 Sessions



Pannel Discussion



Keynote



Reception

DesignCon 2020 カンファレンス

カテゴリ	セッション数 (重複あり)
1. Signal & Power Integrity for Single-Multi Die, Interposer & Packaging	18
2. Chip I/O & Power Modeling & Validation Solutions	5
3. Integrating Photonics & Wireless in Electrical Design	7
4. Advances in Materials & Processing for PCBs, Modules & Packages (formerly track 5)	6
5. Advanced I/O Interface Design for Memory & 2.5D/3D/SiP Integrations (formerly track 7)	8
6. System Co-Design: Modeling, Simulation & Measurement Validation (formerly track 4)	12
7. Optimizing High-Speed Serial Design (formerly track 8)	26
8. Measurement, Simulation & Improving Jitter, Noise & BER (Pre & Post FEC) (formerly track 9)	18
9. High-Speed Signal Processing, Equalization & Coding (formerly track 10)	12
10. Power Integrity in Power Distribution Networks (formerly track 11)	14
11. Electromagnetic Compatibility/Mitigating Interference (formerly track 12)	4
12. Applying Test & Measurement Methodology (formerly track 13)	17
13. Modeling & Analysis of Interconnects (formerly track 14)	21
14. Machine Learning for Microelectronics, Signaling & System Design (formerly track 15)	5

目立ったキーワード (重複あり)

112Gbps(13), PAM-4(13), PCIE Gen5(9), IBIS-AMI(6), 56Gbps(5), DDR5/LPDDR5(5),
Machine Learning(4), Material(4), Correlation(4)
USB4(3), 5G(3), Emission(3)

2019年に比べ減少したキーワード

PDN, DDR4/LPDDR4, Co-Simulation

DesignCon 2020 展示会

- ・ 展示ブース数：184 （2018は約190, 2019は約175）
- ・ セッションのテーマにも見られた高速伝送（112Gbps、PCI Express Gen5）に関連する展示が多数。
測定器、EDAツールのほか、コネクタやケーブル等の出展も目立った。
- ・ 米国を拠点におく会社の出展が多くみられたが、日本からの会社も数社見られた。

https://dcon20.mapyourshow.com/8_0/explore/exhibitor-alphalist.cfm#/



DesignCon 2020 スポンサー

Medal Sponsors

Host Sponsor



Corporate Sponsors



Diamond Sponsor



Platinum Sponsors



Gold Sponsors



Silver Sponsors



参考:2018年スポンサー

MEDAL SPONSORS		
Corporate Sponsors		
Amphenol	molex	Rambus
Diamond Sponsors		
Anritsu	samtec	
Platinum Sponsors		
cadence	ROHDE & SCHWARZ	TE
Gold Sponsors		
CST	Pulse	SiSoft
TELEDYNE LECROY	Tektronix	
Silver Sponsors		
ANSYS	CARLISLE	LUXSHARE ICT
SANMINA		SL

参考:2019年スポンサー

2019 Medal Sponsors		
Host Sponsor		
KEYSIGHT TECHNOLOGIES		
Corporate Sponsors		
Amphenol	molex	Rambus
Diamond Sponsors		
Anritsu	TE	
Platinum Sponsors		
cadence	ROHDE & SCHWARZ	Tektronix
Gold Sponsors		
Pulse	SANMINA	SiSoft
Silver Sponsors		
ANSYS	HRS	Mentor
Rosenberger	SIEMENS	SL
TAKACHI	XPEDIC	

■カンファレンス

- 今年は、112Gbps、PCI Express Gen5、USB 4 など高速伝送技術に関するセッションが多数開催されており、その関心の高さを非常に感じた。その背景には、4つのトレンド（5G、AI、IoT、車載系）があり、大量データを高速で伝送する技術が求められている。また、2017年に策定された200/400GbEの導入をGoogleやFacebookが発表しており、世界はこれに追従して高速化を進めていく方向だと思われる。
- シミュレーションに関するセッションでは、IBIS-AMIを用いたPAM-4のエンファシス/イコライザの最適値の求め方、AIを使い最適値を決定する手法など、こちらも高速信号伝送を実現するための解析技術に注目が集まっていた。
- 100Gbpsを超える信号の測定方法、また、さらなる高速化を実現するための材料の検討など、パネルディスカッションに関しても超高速伝送への注目が高いと感じた。
なお、112Gbpsよりもさらに上を実現する材料に関しては、いまだ有効な発明はなく、これからだとのこと。
- 一方、DDR5/LPDDR5に関してはいくつかのセッションがあったが、既存のDDR4やLPDDR4に関してはほとんど議論がなされていなかった。
- また、IBIS 7.0 のリリースでPower-Awre-SIシミュレーションへの注目が高くなるかと期待していたが、Co-SimulationやPDNといったキーワードのセッションは少なく、今後、InterconnectModelが、どのように普及していくのかは不透明であった。
- 昨年より、日本人が発表するセッションは増えたと感じるが、全体数から見ると僅かであった。

DesignCon 2020 所感

■ 展示会

・スポンサーブースが展示ホールの中央に大きくエリアを占めるほか、シミュレーションツール、測定器、コネクタ、ケーブルメーカーのブースが多くみられた。

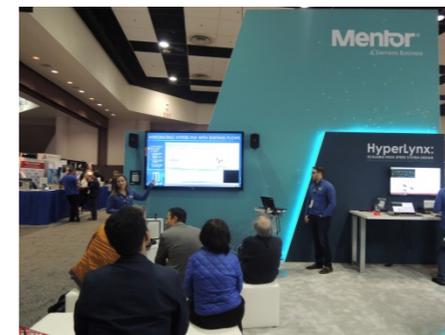
・展示テーマはカンファレンス同様、高速伝送に集中し、またDDR5についての展示も見られた。

・基板設計、基板製造、材料はホール周辺に比較的小さくブースを構えていた。

・国内のメーカーは、半導体、筐体製造、材料製造などがブースを構えていたが、全体に占める割合はわずか。

参考：ブース出展料は1平方フィート\$61.25~とのこと

・カンファレンス同様、各社とも高速伝送への注目が高いことを強く感じた。



IBIS Summit

IBIS Summit



IBIS Summit : IBIS Open Forum (IBISモデルを規格している団体) 主催の
IBISモデルの仕様、要望、ユーザー事例を発表・議論するカンファレンス

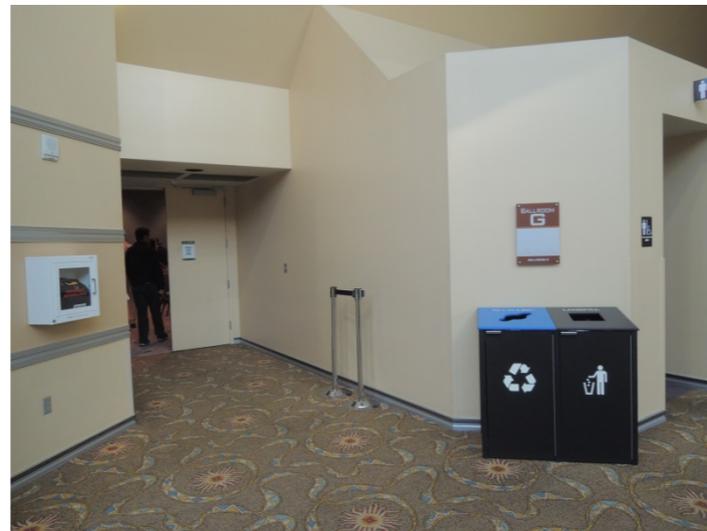
開催日 : 2020/1/31(金) 8:00 - 17:00

Breakfast Meeting (IBIS Open Forumメンバーとの歓談) 7:00 - 8:00

IBIS Summit 8:00 - 17:00

スポンサー :

IBIS Open Forum,
Cadence Design Systems,
Keysight Technologies,
Synopsys



会場 BallroomG



会場内

Agenda

IBIS Chair's Report

IBIS-ATM Task Group Report

IEEE 2401-2019 Publication with Supporting IBIS Version 7.0

DDR Simulation with IBIS-AMI

IBIS-AMI Modeling and Simulation of DDR5 Systems

IBIS-AMI & COM Co-design for 25G Serdes

Gap in IBIS for Sampling with Statistical Mode AMI Models

IBIS AMI Back-Channel System Optimization in Practice

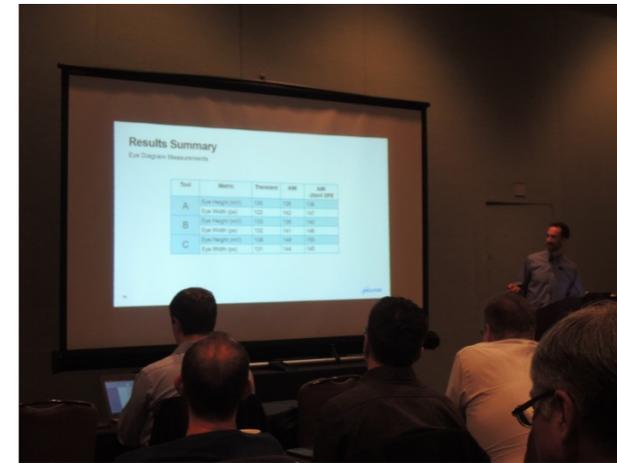
BIRD201 – Back-channel Statistical Optimization

Use Data Science Techniques in IBIS-AMI Modeling

The On Die Decap Modeling Proposal (BIRD198)

EMD Made Simple

IBIS Based Buck Converter DC Modeling



チェアマン Randyさん



Arpadさん



JEITAより 古賀さん



Andersさん

IBIS Summit 所感

■ Breakfast Meeting

IBIS Open Forumメンバーとの歓談。日本からは、ルネサスの田中様、図研の古賀様、KEI Systemsの前田様が出席。技術的な会話というより、食事を楽しみながら雑談をして交流を図る場となった。

■ IBIS Summit

- IBIS-AMIを用いたDDR5の解析手法、IBIS-AMIを用いた高速信号伝送の解析手法のテーマが目立った。DesignConのセッションと同様に、エンファシス、イコライザの最適値の求め方に注目している点がうかがえた。
- その中で、Google発表のDCDCコンバータをIBISモデルで表現する方法への提言は、新しい観点の議論で出席者も興味をひいていた。
- また、ルネサスの田中様のOn Die Decapに関する発表に関しても、意見交換が活発になされていた。この中で、シミュレーションモデルは精度を求めることも大切であるが、シンプルでありユーザーが使いやすいという観点も大切な要素であるという議論は、興味深いものだった。
- 各セッションとも、発表後には活発な質問、および、意見交換が行われ出席者の解析に対する熱を感じた。議論は活発でも、発表者への敬意を表する拍手を惜しまない点など、非常に紳士的な場であり国内でもこのような場が醸成されていくことが望ましいと感じた。
- チェアマンのRandyさんからは日本でのIBIS Summit開催を引き続き依頼された。

Summary

summary

- DesignCon、IBIS Summitともに、今年は高速信号伝送にトレンドが大きく傾いた年であった。DDR5やPDNといった話題も比較的多く取り上げられていた昨年の傾向から変化が見られた。このように刻一刻と変化する電子機器業界の動向を、今後も観察し、国内に情報発信していくことは重要であると感じた。
- DesignConの日本人スピーカーの数を見ると、シリコンバレーにおける日本の影響力は高くなく、日本国内にある技術力や要望を伝える機会が少ないのではないかと感じた。上記同様、今後も情報収集し発信を続けることで国内メーカーの活動をサポートしていく必要があると感じた。
- EDAモデル専門委員会としては、引き続き、国内のIBISモデルに対する要望を収集し、それをIBIS Open Forumに展開し、関係を維持していくことが重要であると感じた。また、集約した要望をBIRDに挙げたり、IBIS Summitで発表すること、あるいは、そのサポートをすることを今後は検討する必要があるかも知れないと感じた。
- IBIS Open Forumからも要望されているが、IBIS Summit in Tokyoを開催することは、技術的側面、関係性強化という観点からも重要であり、継続することが必須であると感じた。

APPENDIX

DesignCon 2020 Tracks

1. Signal & Power Integrity for Single-Multi Die, Interposer & Packaging
2. Chip I/O & Power Modeling & Validation Solutions
3. Integrating Photonics & Wireless in Electrical Design
4. Advances in Materials & Processing for PCBs, Modules & Packages (formerly track 5)
5. Advanced I/O Interface Design for Memory & 2.5D/3D/SiP Integrations (formerly track 7)
6. System Co-Design: Modeling, Simulation & Measurement Validation (formerly track 4)
7. Optimizing High-Speed Serial Design (formerly track 8)
8. Measurement, Simulation & Improving Jitter, Noise & BER (Pre & Post FEC) (formerly track 9)
9. High-Speed Signal Processing, Equalization & Coding (formerly track 10)
10. Power Integrity in Power Distribution Networks (formerly track 11)
11. Electromagnetic Compatibility/Mitigating Interference (formerly track 12)
12. Applying Test & Measurement Methodology (formerly track 13)
13. Modeling & Analysis of Interconnects (formerly track 14)
14. Machine Learning for Microelectronics, Signaling & System Design (formerly track 15)



DesignCon 2020 IBIS Summit Meeting アジェンダ

8:00 AM REFRESHMENTS AND SIGN IN

8:30 AM OFFICIAL OPENING

- Welcome to Summit
- Introductions

8:45 AM IBIS Chair's Report

Randy Wolff (Micron Technology, USA)

9:15 AM IBIS-ATM Task Group Report

Arpad Muranyi (Mentor, a Siemens Business, USA)

9:30 AM IEEE 2401-2019 Publication with Supporting IBIS Version 7.0

Kazunari Koga (Zuken (for JEITA), Japan)

10:00 AM

BREAK AND REFRESHMENTS



[Ajenda&Slide](#)

<http://ibis.org/summits/jan20/>

DesignCon 2020 IBIS Summit Meeting アジェンダ

10:20 AM **DDR Simulation with IBIS-AMI**

Randy Wolff, Justin Butterfield (Micron Technology, USA)
[Presented by Randy Wolff (Micron Technology, USA)]

10:50 AM **IBIS-AMI Modeling and Simulation of DDR5**

Fangyi Rao*, Hee-Soo Lee*, Jing-Tao Liu*, Wendem Beyene**
(Keysight Technologies*, Intel Corp.** , USA)
[Presented by Fangyi Rao (Keysight Technologies, USA)]

11:20 AM **IBIS-AMI & COM Co-design for 25G Serdes**

Nan Hou#, Amy Zhang#, Guohua Wang#, David Zhang#, Anders Ekholm##
(Ericsson, PRC#, Sweden##)
[Presented by Anders Ekholm (Ericsson, Sweden)]

12:00 PM **FREE LUNCH**

- Pre-registration required



[Ajenda&Slide](#)

<http://ibis.org/summits/jan20/>

DesignCon 2020 IBIS Summit Meeting アジェンダ

1:00 PM Gap in IBIS for Sampling with Statistical Mode AMI

Todd Bermensolo*, Hansel Dsilva**, Michael Mirmak
(Keysight Technologies*, Achronix Semiconductor Corp.** , USA)
[Presented by Todd Bermensolo (Keysight Technologies, USA)]

1:45 PM IBIS AMI Back-Channel System Optimization in Prac

Steven Parker*, Matthew Kelly*, Jared James**, Ambrish Varma*
Kumar Keshavan**, Ken Willis**
(Marvell*, Cadence Design Systems**, USA)
[Presented by Steven Parker*, Jared James**
(Marvell*, Cadence Design Systems**, USA)]

2:15 PM BIRD201 – Back-channel Statistical Optimization

Walter Katz, Eric Brock (The MathWorks, USA)
[Presented by Walter Katz (The MathWorks, USA)]



[Ajenda&Slide](#)

<http://ibis.org/summits/jan20/>

DesignCon 2020 IBIS Summit Meeting アジェンダ

2:45 PM BREAK AND REFRESHMENTS

3:05 PM Use Data Science Techniques in IBIS-AMI Modeling

Wei-hsing Huang (SPISim, USA)

3:30 PM The On Die Decap Modeling Proposal (BIRD198)

Atsushi Tomishima*, Megumi Ono** (for JEITA)

(Toshiba Electronic Devices & Storage Corporation*, Socionext**, Japan)

[Presented by Genichi Tanaka (Renesas Electronics, Japan)]

4:00 PM EMD Made Simple

Bob Ross (Teraspeed Labs, USA)

4:25 PM IBIS Based Buck Converter DC Modeling

Zhiping Yang, Songping Wu, Shuai Jin, Zhenxue Xu (Google, USA)

[Presented by Zhiping Yang (Google, USA)]



[Ajenda&Slide](#)

<http://ibis.org/summits/jan20/>

DesignCon 2020 IBIS Summit Meeting アジェンダ

4:55 PM OPEN DISCUSSION AND CONCLUDING ITEMS

- Next Open Forum Meeting: February 21, 2020

5:00 PM END OF MEETING ROOM AVAILABILITY



Ajenda&Slide

<http://ibis.org/summits/jan20/>

END

ECALGA

*Electronic Commerce ALliance for
Global business Activity*